

Contenido

Acerca de los autores	IX
Prefacio	XI
<hr/>	
Capítulo 1 NÚMEROS Y EL SISTEMA BINARIO	1
1.1 Introducción	1
1.2 Sistemas numéricos	1
1.3 Conversión entre bases	5
1.4 Aritmética binaria básica	6
1.5 Códigos	8
1.6 Detección y corrección de errores	13
<hr/>	
Capítulo 2 DISEÑO DE CIRCUITOS LÓGICOS COMBINACIONALES I	27
2.1 Lógica combinacional	27
2.2 Tablas de verdad	27
2.3 Ecuaciones booleanas y funciones lógicas básicas	30
2.4 La relación entre el álgebra booleana y las tablas de verdad	33
2.5 Diagramas lógicos	34
<hr/>	
Capítulo 3 DISEÑO DE CIRCUITOS LÓGICOS COMBINACIONALES II: MANIPULACIÓN	59
3.1 Introducción	59
3.2 Bases del álgebra booleana	59
3.3 Implicaciones del hardware	64
3.4 Mapas K básicos	64
3.5 Aplicaciones adicionales de los mapas K	69
<hr/>	
Capítulo 4 HARDWARE Y LA CONVENCION DE LA LÓGICA MIXTA	101
4.1 Introducción	101
4.2 Hardware de las compuertas	101
4.3 Lógica mixta como una herramienta de diseño	102
4.4 La lógica mixta como una convención descriptiva	111
4.5 Usos de la lógica mixta en la localización de fallas	113
<hr/>	
Capítulo 5 ELEMENTOS MSI Y LSI	150
5.1 Introducción	150

VI **CONTENIDO**

5.2	Multiplexores	150
5.3	Decodificadores y demultiplexores	155
5.4	La memoria sólo para lectura (ROM)	157
<hr/>		
Capítulo 6	DIAGRAMAS DE TIEMPO	194
6.1	Introducción	194
6.2	Diagramas de microtemporización	194
6.3	Razón de fallas	197
6.4	Diagramas de macrotemporización	199
6.5	Simulaciones en el tiempo	200
6.6	Realimentación en circuitos combinacionales	203
<hr/>		
Capítulo 7	EL FLIP-FLOP	226
7.1	Introducción	226
7.2	El latch básico	226
7.3	El interruptor sin rebote (chatterfree)	228
7.4	El flip-flop RS temporizado (con reloj)	228
7.5	El flip-flop JK	231
7.6	El flip-flop JK con preset y clear	234
7.7	Propagación de las señales en el flip-flop	235
7.8	Otros tipos de flip-flops	237
7.9	Disparo y temporización de flip-flops	239
7.10	Metaestabilidad	241
<hr/>		
Capítulo 8	COMBINACIONES DE FLIP-FLOPS	273
8.1	Registros	273
8.2	Conversión paralelo-serie	278
8.3	Contadores de propagación	278
8.4	Multiplicadores de tasa	281
8.5	Memoria de acceso aleatorio (RAM)	283
<hr/>		
Capítulo 9	APLICACIÓN DE DISPOSITIVOS ESPECÍFICOS	315
9.1	Introducción	315
9.2	Tecnologías de programación	315
9.3	PROMS y EPROMS	316
9.4	Arreglos lógicos programables (PAL)	318
9.5	Arreglos lógicos programados (PLA)	325
9.6	Arreglos de compuertas	327
9.7	Arreglos de compuertas programables	329
9.8	Diseño completamente a la medida	330

Capítulo 10 DISEÑO DE MÁQUINAS DE ESTADO SENCILLAS	357
10.1 Introducción	357
10.2 Diseño tradicional de máquinas de estado con flip-flops D	358
10.3 Diseño con flip-flops JK	361
10.4 Diseño mediante dispositivos lógicos programables	364
10.5 La carta ASM	365
10.6 Diseño a partir de una carta ASM: Implantación booleana para el mínimo número de flip-flops	369
10.7 Diseño a partir de una carta ASM: Implantación de un controlador de un flip-flop por estado	371
10.8 Diseño a partir de una carta ASM: Entradas de una tabla de estados a un dispositivo lógico programable	373
10.9 Retardo del reloj en máquinas de estado	375
10.10 Inicialización y bloqueo en máquinas de estado	377
<hr/>	
Capítulo 11 FUNCIONES PROGRAMABLES ELECTRÓNICAMENTE	412
11.1 Introducción	412
11.2 Componentes básicos	412
11.3 Arreglos de compuertas programables	414
11.4 Unidades lógico aritméticas	420
11.5 Registros programables	422
<hr/>	
Apéndice A TEOREMAS BOOLEANOS BÁSICOS E IDENTIDADES	444
<hr/>	
Apéndice B SÍMBOLOS LÓGICOS ESTÁNDAR	446
<hr/>	
Apéndice C ALGUNOS COMENTARIOS SOBRE SIMULACIÓN LÓGICA DIGITAL	453
<hr/>	
ÍNDICE	457