

INDICE

Prefacio	ix
1. Sistemas Binarios	1
1.1. Sistemas digitales	1
1.2. Números binarios	3
1.3. Conversiones de bases numericas	5
1.4. Números octales y hexadecimales	7
1.5. Complementos	9
1.6. Numeros binarios con signo	13
1.7. Códigos binarios	16
1.8. Almacenamiento binario y registro	24
1.9. Lógica Binaria	27
2. Álgebra Booleana y Compuesta Lógica	33
2.1. Definiciones básicas	33
2.2. Definiciones axiomatizadas del álgebra booleana	34
2.3. Teoremas y propiedades básicos del álgebra booleana	37
2.4. Funciones booleanas	40
2.5. Formas canónicas y estándar	44
2.6. Otras operaciones lógicas	51
2.7. Compuestas lógicas digitales	53
2.8. Circuito integrado	59
3. Minimización en el Nivel de Compuertas	64
3.1. El método de mapa	64
3.2. Mapa de cuatro variables	70
3.3. Mapa de cinco variables	74
3.4. Simplificación de productos de sumas	76
3.5. Condiciones de indiferencia	80
3.6. Implementación con NAND y NOR	82
3.7. Otras implementaciones de dos niveles	89
3.8. Función OR exclusivo	94
3.9. Lenguaje de descripción de hardware (HDL)	99
4. Lógica Combinacional	111
4.1. Circuitos combinacionales	111
4.2. Procedimientos de análisis	112
4.3. Procedimiento de diseño	115
4.4. Sumador – restador binario	119
4.5. Sumador decimal	129
4.6. Multiplicador binario	131
4.7. Comparador de magnitudes	133
4.8. Decodificadores	134
4.9. Codificadores	139
4.10. Multiplexores	141
4.11. HDL para circuitos combinacionales	147
5. Lógica Secuencial Sincrónica	167
5.1. Circuitos secuenciales	167
5.2. Latches	169
5.3. Flip – Flops	172
5.4. Análisis de circuitos secuenciales con reloj	180

5.5. HDL para circuitos secuenciales	190
5.6. Reducción y asignación de estado	198
5.7. Procedimiento de diseño	203
6. Registro y contadores	217
6.1. Registros	217
6.2. Registros y desplazamiento	219
6.3. Contadores de rizo	227
6.4. Contadores sincrónicos	232
6.5. Otros contadores	239
6.6. HDL para registros y contadores	244
7. Memoria y Lógica Programable	255
7.1. Introducción	255
7.2. Memoria de acceso aleatorio	256
7.3. Decodificación de memoria	262
7.4. Detención y corrección de errores	267
7.5. Memoria de solo lectura	270
7.6. Arreglo de lógica programable	276
7.7. Arreglo lógico programable	280
7.8. Dispositivos programables secuenciales	283
8. Nivel de Transferencia de Registros	291
8.1. Notación del nivel de transferencia de registro (RTL)	291
8.2. Nivel de transferencia de registro en HDL	293
8.3. Maquinas de estado algorítmicas	299
8.4. Ejemplo de diseño	304
8.5. Descripción del ejemplo de diseño en HDL	310
8.6. Multiplicador binario	317
8.7. Lógica de control	321
8.8. Descripción del multiplicador binario en HDL	326
8.9. Diseño con multiplexores	329
9. Lógica Secuencial Asíncrona	342
9.1. Introducción	342
9.2. Procedimiento de análisis	344
9.3. Circuitos con latches	352
9.4. Procedimiento de diseño	360
9.5. Reducción de estado sin carreras	367
9.6. Asignación de estado sin carrera	374
9.7. Peligros	379
9.8. Ejemplo de diseño	384
10. Circuitos Integrados Digitales	398
10.1. Introducción	398
10.2 Características especiales	400
10.3. Características del transistor bipolar	404
10.4. Circuitos RTL y DTL	408
10.5. Lógica y transistor – transistor (TTL)	410
10.6. Lógica acoplada por emisor (ECL)	420
10.7. Metal – oxido – semiconductor (MOS)	421
10.8. MOS complementario (CMOS)	423
10.9. Circuitos de compuerta de transmisión CMOS	427

10.10. Modelado en el nivel de interruptores con HDL	430
11. Experimentos de Laboratorio	437
11.0 Introducción a experimentos	437
11.1. Números decimales y binarios	442
11.2. Compuertas lógicas digitales	445
11.3. Simplificaciones de funciones booleanas	446
11.4. circuitos combinacionales	448
11.5. Convertidores de código	450
11.6. Diseño con multiplexores	452
11.7. Sumadores y restadores	453
11.8. Flip – flops	456
11.9. Circuitos secuenciales	458
11.10. Contadores	460
11.11. Registros de desplazamiento	461
11.12. Suma en serie	465
11.13. Unidad de memoria	465
11.14. Frontón con lámparas	467
11.15. Generador de pulsos de reloj	471
11.16. Sumador paralelo y acumulador	473
11.17. Multiplicador binario	475
11.18. Circuitos secuenciales asincrónicos	478
11.19. Experimentos de simulación en Verilog HDL	478
12. Símbolos Gráficos Estándar	482
12.1. Símbolos rectangulares	482
12.2. Símbolos calificadores	485
12.3. Notación de dependencia	487
12.4. Símbolos para elementos combinacionales	489
12.5. Símbolos para slip – flops	491
12.6. Símbolos para registros	493
12.7. Símbolo para contadores	496
12.8. Símbolo para RAM	498
Respuestas a problemas selectos	501
Índice	511