

INDICE

1. Conceptos Introductorias	1
1.1. Representaciones numéricas	3
1.2. Sistemas digitales y analógicos	4
1.3. Sistemas numéricos digitales	6
1.4. Representación de cantidades binarias	10
1.5. Circuitos digitales	12
1.6. Transmisión en paralelo y en serie	13
1.7. Memoria	15
1.8. Computadoras digitales	15
Problemas	18
Respuestas a las preguntas de repaso	18
2. Sistemas Numéricos y Códigos	19
2.1. Conversiones de binario a decimal	21
2.2. Conversiones de decimal a binario	21
2.3. Sistemas de numeración octal	23
2.4. Sistemas de numeración hexadecimal	26
2.5. Códigos BCD	30
2.6. Cómo integrar los distintos elementos	32
2.7. Código Gray	33
2.8. Códigos alfanuméricos	34
2.9. Método de paridad para detección de errores	36
2.10. Repaso	38
Problemas	41
Respuestas a las preguntas de repaso	44
3. Compuertas Lógicas y Álgebras Booleana	45
3.1. Constantes y variables booleanas	47
3.2. Tablas de verdad	48
3.3. Operación OR	49
3.4. Operación AND	53
3.5. Operación NOT	56
3.6. Descripción algebraica de circuitos lógicos	57
3.7. Evaluación de salidas de circuitos lógicos	59
2.8. Implantación de circuitos a partir de expresiones booleanas	61
3.9. Compuertas NOR y compuertas NAND	63
3.10. Teoremas de Boole	67
3.11. Teoremas de DeMorgan	71
3.12. Universalidad de las compuertas NAND y NOR	74
3.13. Representaciones alterna de compuertas se debe utilizar	81
3.15. Símbolos lógicos estándar IEEE y ANSI	87
Problemas	91
Respuestas a las preguntas de repaso	98
4. Circuitos Lógicos Combinatorios	99
4.1. Forma de suma de productos	101
4.2. Simplificación de circuitos lógicos	102
4.3. Simplificación algebraica	102
4.4. Diseño de circuitos de lógica combinatorios	107
4.5. Método de mapa de Karnaugh	114

4.6. Circuitos OR y NOR exclusivos	125
4.7. Generador y verificador de paridad	130
4.8. Circuitos inhibidos	132
4.9. Características básicas de los CI digitales	140
4.10. Detección de fallas en sistemas digitales	140
4.11. Fallas internas de los CI digitales	141
4.12. Fallas externas	146
4.13. Detección de fallas: caso de estudio	147
4.14. Lógicas programable	150
Problemas	151
Respuestas a las preguntas de repaso	161
5. FLIP – FLOPS y Dispositivos Relacionados	162
5.1. Seguro (latch) de compuertas NAND	165
5.2. Seguro (latch) de compuerta NOR	171
5.3. Detección de fallas: caso de estudio	174
5.4. Señales de reloj y flip – flops sincronizados por reloj	176
5.5. Flip – flor S – C sincronizado por reloj	178
5.6. Flip – flor J – K sincronizado por reloj	182
5.7. Flip – flor D sincronizado por reloj	184
5.8. Latch D (seguro transparente)	187
5.9. Entradas asíncronas	189
5.10. Símbolo IEEE/ANSI	192
5.11. Consideraciones sobre la temporización de flip – flops	195
5.12. Problemas potenciales de temporización de circuitos con flip – flops	198
5.13. Flip – flops maestro y esclavo	200
5.14. Aplicaciones de flip – flops	200
5.15. Sincronización de flip – flops	200
5.16. Detección de secuencias de entrada	202
5.17. Almacenamiento y transferencia de datos	203
5.18. Transferencia de datos en serie: registro de corrimiento	205
5.19. División y conteo de frecuencia	209
5.20. Aplicaciones de microcomputadora	212
5.21. Dispositivos de disparador (gatillo) Schmitt	214
5.22. Multivibradores monoestable	216
5.23. Análisis de circuitos secuenciales	219
5.24. Multivibradores estables	220
5.25. Detección de fallas en circuitos con flip – flop	222
5.26. Resumen de flip – flops	227
Problemas	229
Respuestas a las preguntas de repaso	241
6. Aritmética Digital: Operaciones y Circuitos	243
6.1. Suma (adición) binaria	245
6.2. Representación de números con signo	246
6.3. Sumas en el sistema complemento a 2	252
6.4. Resta (sustracciones) en el sistema complemento a 2	253
6.5. Multiplicación de números binarios	254
6.6. División binaria	256
6.7. Suma en BCD	256

6.8. Aritmética hexadecimal	258
6.9. Circuitos aritméticos	260
6.10. Sumador binario en paralelo	262
6.11. Diseño de un sumador completo	263
6.12. Sumador completo en paralelo con registros	266
6.13. Propagación del acarreo	268
6.14. Sumador en paralelo de circuito integrado	269
6.15. Sistema complemento a 2	271
6.16. Sumador de BCD	275
6.17. Multiplicadores binarios	278
6.18. Circuitos integrados aritméticos complejos	282
6.19. Símbolo IEEE/ANSI	283
6.20. Detección de fallas: caso de estudio	283
Problemas	285
Respuestas a las preguntas de repaso	292
7. Contadores y Registros	295
7.1. Contadores asíncronos (de rizo)	295
7.2. Contadores con números MOD $2n$	298
7.3. Contadores asíncronos en CI	303
7.4. Contador asíncrono descendente	309
7.5. Retardo de programación en contadores de rizo	310
7.6. Contadores asíncronos (en paralelo)	313
7.8. Contadores con preestablecimiento	317
7.9. El contador 74193 (LS193/HC193)	319
7.10. Más acerca de la notación de dependencia de IEEE/ANSI	325
7.11. Decodificación de un contador	327
7.12. Decodificación de espigas (glitches)	330
7.13. Conexión en cascada de contadores BCD	333
7.14. Diseño de contadores síncronos	334
7.15. Contadores con registro de corrimientos	340
7.16. Aplicaciones de contadores: contadores de frecuencia	345
7.17. Aplicaciones de contadores: reloj digital	350
7.18. Registros en circuitos integrados	353
7.19. Entrada en paralelo/salida en paralelo, 74174 y 74178	353
7.20. Entrada en serie/ salida en serie, el 4731B	357
7.21. Entrada en paralelo/salida en serie, 74165/74LS165/74HC165	358
7.22. Entrada en serie, salida en paralelo, 74164/74LS164/74HC164	306
7.23. Símbolo IEEE/ANSI para registros	363
7.24. Detección de fallas	364
Problemas	368
Respuestas a las preguntas de repaso	383
8. Familias Lógicas de Circuitos Integrados	385
8.1. Terminología de circuitos digitales	387
8.2. La familia lógica TTL	394
8.3. Características estándar de la serie TTL	399
8.4. Características mejoradas de la serie TTL	402
8.5. Carga y capacidad de salida de TTL	406
8.6. Otras características de TTL	412

8.7. Conexión entre si de salidas de TTL	416
8.8. TTL de tres estados	420
8.9. La familia ECL de CI digitales	424
8.10. Circuitos integrados MOS digitales	427
8.11. EL MOSFET	428
8.12. Circuitos MOSFET digitales	430
8.13. Características de la lógica MOS	632
8.14. Lógica MOS complementaria	434
8.15. Características de la serie CMOS	437
8.16. salida de CMOS con drenador abierto y con salida de tres estados	443
8.17. Compuerta de transmisión CMOS (Conmutador bilateral)	445
8.18. Interface de CI	448
8.19. Excitación de CMOS con TTL	449
8.20. Excitación de TTL con CMOS	451
8.21. Tecnología de bajo voltaje	455
8.22. Detección de fallas	456
Problemas	458
Respuestas a las preguntas de repaso	472
9. Circuitos Lógicos MSI	475
9.1. Decodificadores	477
9.2. Decodificadores y manejadores de BCD a siete segmentos	485
9.3. Exhibidores con cristal líquido	487
9.4. Codificadores	490
9.5. Símbolo IEEE/ANSI	497
9.6. Detección de fallas	498
9.7. Multiplexores (selectores de datos)	499
9.8. Aplicaciones de los multiplexores	505
9.9. Demultiplexores (distribuidores de datos)	499
9.10. Información adicional sobre la simbología IEEE/ANSI	519
9.11. Ejemplos adicionales sobre detección de fallas	521
9.12. Comparadores de magnitud	524
9.13. Convertidores de códigos	528
9.14. Canal de datos	532
9.15. Registros de tres estados 74173/LS173/HC173	534
9.16. Operación de canal de datos	536
Problemas	544
Respuestas a las preguntas de repaso	558
10. Interface con el Mundo Analógico	560
10.1. Interface con el mundo analógico	561
10.2. Conversión de digital a analógico	563
10.3. Circuitos de un convertidor D/A	572
10.4. Especificaciones de DAC	577
10.5. Un DAC en circuitos integrado	579
10.6. Aplicaciones de DAC	580
10.7. Detección de fallas del DAC	581
10.8. Conversión de analógico a digital	582
10.9. ADC de rampa digital	583
10.10. Adquisición de datos	588

10.11. ADC de aproximaciones sucesivas	591
10.12. ADC instantáneos	598
10.13. Otros métodos de conversión A/D	600
10.14. Voltímetro digital	602
10.15. Circuitos de muestra y retención	604
10.16. Multiplexaje	606
17.17. Osciloscopio de almacenamiento digital	607
Problemas	609
Respuestas a las preguntas de repaso	619
11. Dispositivos de Memoria	621
11.1. Tecnología de la memoria	624
11.2. Operaciones generales en la memoria	627
11.3. Conexiones entre CPU y la memoria	630
11.4. Memorias de sólo lectura (ROM)	632
11.5. Arquitectura de la ROM	634
11.6. Temporización de la ROM	635
11.7. Tipos de ROM	637
11.8. Memorias instantáneas	647
11.9. Aplicaciones de la ROM	651
11.10. Dispositivos lógicos programables	654
11.11. RAM de semiconductores	663
11.12. Arquitectura de la RAM	664
11.13. RAM estática (SRAM)	667
11.14. RAM dinámica (DRAM)	671
11.15. Estructura y funcionamiento de la RAM dinámica	672
11.16. Ciclos de lectura y escritura en DRAM	677
11.17. Regeneración de la DRAM	679
11.18. Ampliación (expansión) del tamaño de la palabra y la capacidad	682
11.19. Funciones especiales de la memoria	689
11.20. Detección de fallas en sistemas de RAM	692
11.21. Pruebas de ROM	700
Problemas	701
Respuestas a las preguntas de repaso	712
12. Aplicaciones de un Dispositivo de Lógica Programable	714
12.1. El GAL 16V8A	716
12.2. Programación de los PLD	725
12.3. Software para desarrollo	729
12.4. Compilador universal para lógicas programable (CUPL)	730
12.5. Comentarios finales	740
Problemas	742
Respuestas a las preguntas de repaso	743
13. Introducción al Microprocesador y la Microcomputadora	744
13.1. ¿Qué es una computadora digital?	746
13.2. ¿Cómo piensan las computadoras?	746
13.3. El agente secreto 89	746
13.4. Organización de un sistema de computadora básico	748
13.5. Elementos básicos de la microcomputadora	751
13.6. Palabras de computadora	753

13.7. Palabras de instrucción	755
13.8. Ejecución de un programa en lenguajes de máquina	758
13.9. Estructura típica de una microcomputadora	761
13.1. Comentarios finales	765
Respuesta a las preguntas de reposo	765
Apéndice I: Glosario	769
Apéndice II: Hojas de especificaciones de fabricantes de CI	782
Respuestas a Problema Seleccionados	812
Índice de circuitos integrados (CI)	822
Índice	824