



CONTENIDO

PREFACIO

xiii

PREFACIO DE LA SEGUNDA EDICIÓN

xv

Capítulo 1 ARQUITECTURA Y OPERACIÓN DEL MICROPROCESADOR

1

1.1 CONCEPTOS BÁSICOS DE MICROPROCESADORES

1

1.1.1 Primeras definiciones

1

1.1.2 Ejemplo de un procesador pequeño

2

1.2 UNIDADES FUNCIONALES BÁSICAS DE UN MICROPROCESADOR

3

1.2.1 La unidad de control

5

1.2.2 La unidad aritmético/lógica

5

1.2.3 Los registros internos

6

1.2.4 La memoria del programa

7

1.3 UN PROCESADOR DE 4 BITS

8

1.3.1 Descripción del procesador

9

1.3.2 Operación del procesador

11

1.4 CONCEPTOS ADICIONALES DE MICROPROCESADORES

13

1.4.1 Los registros internos de propósito general

13

1.4.2 La memoria de datos

14

1.4.3 Los puertos de entrada/salida

14

1.4.4 Los buses de interconexión

14

1.5 CLASIFICACIÓN DE LOS MICROPROCESADORES

15

1.6 EVOLUCIÓN DE LOS MICROPROCESADORES DE 8 BITS

15

1.6.1 Los primeros microprocesadores

15

1.6.2 El microprocesador 8080

16

1.6.3 La familia motorola

16

1.6.4 Los microprocesadores Z-80 y 8085

16

1.7 LA ARQUITECTURA DEL MICROPROCESADOR Z-80

18

1.7.1 Los registros internos

18

1.7.2 La unidad aritmético/lógica

18

1.7.3 La unidad de control

20

PROBLEMAS

21

Capítulo 2 PROGRAMACIÓN ELEMENTAL

25

2.1 FORMATOS DE LAS INSTRUCCIONES

25

2.1.1 Instrucciones de un byte

26

2.1.2 Instrucciones de dos bytes

26

2.1.3 Instrucciones de tres bytes

26

2.2 CLASES DE INSTRUCCIONES

28

2.2.1 Instrucciones de transferencia de datos

28

2.2.2 Instrucciones de procesamiento de datos

28

2.2.3 Instrucciones de transferencia de control

28

2.2.4 Instrucciones de entrada/salida

29

2.2.5 Instrucciones de control

29

2.3 ALGORITMOS Y DIAGRAMAS DE FLUJO	29
2.3.1 Reglas de los diagramas de flujo	29
2.3.2 Un ejemplo	30
2.4 PRIMERAS INSTRUCCIONES	32
2.4.1 Instrucciones de transferencia de datos	32
2.4.2 Instrucciones lógicas	32
2.4.3 Instrucciones aritméticas	34
2.4.4 Funcionamiento del contador del programa	35
2.4.5 Instrucciones de transferencia de control incondicional	35
2.5 LAS BANDERAS DEL Z-80	36
2.5.1 Las banderas acarreo y cero	37
2.5.2 Las banderas restantes del registro F	39
2.6 OTRAS INSTRUCCIONES	40
2.6.1 Instrucciones de comparación	40
2.6.2 Instrucciones de rotación y desplazamiento	41
2.6.3 Instrucciones de transferencia de control condicional	43
2.7 LAZOS	45
2.8 LOS REGISTROS PARES	47
2.9 INSTRUCCIONES CON LA MEMORIA	50
2.9.1 Instrucciones de transferencia de datos	51
2.9.2 Instrucciones de procesamiento de datos	53
PROBLEMAS	55

Capítulo 3 ENSAMBLADORES Y PROGRAMACIÓN

3.1 LENGUAJES DE PROGRAMACIÓN	57
3.2 DESARROLLO DE UN PROGRAMA	59
3.3 ENSAMBLADORES	61
3.3.1 Funciones de un ensamblador	61
3.3.2 Características de un programa fuente	61
3.3.3 Directivas del ensamblador	64
3.3.4 Funcionamiento de un ensamblador de dos etapas	68
PROBLEMAS	69

Capítulo 4 PROGRAMACIÓN INTERMEDIA

4.1 LA PILA Y SUS OPERACIONES	71
4.2 LAS SUBRUTINAS	71
4.3 LOS MECANISMOS DE LAS SUBRUTINAS	76
4.4 LLAMADAS Y RETORNOS CONDICIONALES	78
4.5 LLAMADAS Y RETORNOS ESPECIALIZADOS	80
4.6 PASO DE PARÁMETROS EN SUBRUTINAS	81
4.7 TIEMPOS DE ESPERA	82
PROBLEMAS	83
	87

Capítulo 5 PROGRAMACIÓN AVANZADA

5.1 ARITMÉTICA DIGITAL	89
5.1.1 Números binarios sin signo	89
	90

5.1.2	Números binarios con signo	98
5.1.3	Números BCD	103
5.2	CONVERSIÓN ENTRE CÓDIGOS	108
5.2.1	Conversión BCD-binario	109
5.2.2	Conversión ASCII-hexadecimal	111
5.3	MANIPULACIÓN DE BITS	112
5.4	LOS REGISTROS ÍNDICES	113
5.4.1	Instrucciones con los registros indices	114
5.4.2	Instrucciones con la memoria	115
5.5	MANEJO DE BLOQUES DE INFORMACIÓN	117
5.5.1	Instrucciones de transferencia de bloques	117
5.5.2	Instrucciones de búsqueda de datos	119
5.6	MODOS DE DIRECCIONAMIENTO	120
5.6.1	Direccionamiento inmediato	121
5.6.2	Direccionamiento inmediato extendido	121
5.6.3	Direccionamiento implícito	121
5.6.4	Direccionamiento de registro	121
5.6.5	Direccionamiento de registro indirecto	123
5.6.6	Direccionamiento extendido	123
5.6.7	Direccionamiento relativo	123
5.6.8	Direccionamiento indexado	124
5.6.9	Direccionamiento en la página cero	124
5.6.10	Direccionamiento de bit	124
	PROBLEMAS	126

Capítulo 6 EL MICROPROCESADOR Z-80

6.1	DESCRIPCIÓN DEL CIRCUITO INTEGRADO	129
6.1.1	El bus de datos	130
6.1.2	El bus de direcciones	130
6.1.3	El bus de control	131
6.2	LA ENTRADA ϕ Y EL GENERADOR DE RELOJ	131
6.3	LA ENTRADA RESET	133
6.4	OPERACIÓN DEL MICROPROCESADOR	134
6.4.1	Definiciones	134
6.4.2	Las señales M1, RD y WR	135
6.4.3	Operaciones básicas y sus diagramas de tiempos	135
	PROBLEMAS	139

Capítulo 7 MEMORIA

7.1	TIPOS DE MEMORIA	141
7.2	CARACTERÍSTICAS DE LA INTERCONEXIÓN CON MEMORIA	142
7.3	OPERACIÓN DE LOS CIRCUITOS DE MEMORIA	143
7.4	DIRECCIONAMIENTO Y CONTROL DE LA MEMORIA	145
7.5	INTERCONEXIÓN DE MEMORIAS AL Z-80	146
7.5.1	Memorias ROM	146
7.5.2	Memorias RAM estáticas	147
7.5.3	Memorias RAM dinámicas	151
7.5.4	El mapa de memoria	153
7.5.5	Requerimientos de tiempo	153

7.6 ORGANIZACIÓN DE SISTEMAS DE MEMORIA	155
7.7 EL ESTADO DE ESPERA Y LA ENTRADA WAIT	161
PROBLEMAS	165

Capítulo 8 ENTRADA Y SALIDA 167

8.1 ENTRADA/SALIDA AISLADA	168
8.1.1 Instrucciones de entrada/salida	168
8.1.2 Ciclos máquina de entrada/salida	171
8.2 ENTRADA/SALIDA MAPEADA A MEMORIA	172
8.2.1 Comparación entre E/S aislada y E/S mapeada a Memoria	174
8.3 PUERTOS DE ENTRADA/SALIDA	175
8.3.1 Direccionamiento y control de puertos	176
8.3.2 Circuitos para la implementación de puertos	184
8.4 TRANSFERENCIA DE INFORMACIÓN CONTROLADA POR PROGRAMA	188
8.5 CIRCUITOS CON PUERTOS DE ENTRADA/SALIDA PROGRAMABLES	197
8.5.1 Descripción general del PIO	197
8.5.2 Estructura interna del PIO	198
8.5.3 Direccionamiento y control del PIO	200
8.5.4 Modos de operación del PIO	202
8.5.5 Programación del PIO	205
PROBLEMAS	208

Capítulo 9 INTERRUPCIONES Y DMA 211

9.1 CONCEPTOS BÁSICOS DE INTERRUPCIONES	211
9.1.1 Usos de las interrupciones	212
9.1.2 Ventajas y desventajas de las interrupciones	213
9.1.3 Tipos de interrupciones	213
9.1.4 Respuesta a una interrupción	213
9.2 EL SISTEMA DE INTERRUPCIONES DEL Z-80	215
9.2.1 Interrupciones inhibibles y la entrada INT	216
9.2.2 Modos de interrupción	219
9.2.3 Procesamiento y retorno de una interrupción inhibible en el Z-80	221
9.2.4 Interrupciones no inhibibles y la entrada NMI	224
9.2.5 Preservación del estado del microprocesador	225
9.2.6 El Estado de paro y la instrucción HALT	227
9.3 PUERTOS CON CAPACIDAD DE INTERRUPCIÓN	228
9.3.1 Interrupciones con el PIO	228
9.4 PRIORIDAD EN LAS INTERRUPCIONES	234
9.4.1 Esquemas de prioridad por programa	234
9.4.2 Esquemas de prioridad por circuitería	236
9.5 ACCESO DIRECTO A MEMORIA (DMA)	241
PROBLEMAS	246

BIBLIOGRAFÍA 249

APÉNDICE A INSTRUCCIONES EN ORDEN ALFABÉTICO 251

APÉNDICE B INSTRUCCIONES EN ORDEN NUMÉRICO	259
APÉNDICE C EL CÓDIGO DE INSTRUCCIONES DEL Z-80	267
APÉNDICE D CÓDIGOS ASCII	319
APÉNDICE E DIAGRAMAS DE TIEMPOS Y CARACTERÍSTICAS DE CA Y CD DEL Z-80	323
APÉNDICE F DESCRIPCIÓN DE INSTRUCCIONES POR CICLOS MÁQUINA	331